

Circuitos Lógicos e Organização de Computadores
Ricardo Pannain – pannain@puc-campinas.edu.br

Ementa

Introdução aos conceitos básicos de projeto lógico. Portas lógicas. Simulação de circuitos digitais. Minimização de funções lógicas. Mapas de Karnaugh. Circuitos combinacionais. Elementos de memória: latch, flip-flops, contadores. Síntese de circuitos seqüências síncronos e assíncronos. Organização e hierarquia de memórias. Processador básico.

Programa

- 1. Conceitos de Projeto**
- 2. Introdução aos Circuitos Lógicos**
- 3. Tecnologia**
- 4. Implementação Otimizada de Funções Lógicas**
- 5. Representações Numéricas e Circuitos Aritméticos**
- 6. Blocos de Circuitos Combinacionais**
- 7. Flip-Flops, Registradores, Contadores e um Processador Simples**
- 8. Circuitos Seqüências Síncronos**
- 9. Circuitos Seqüências Assíncronos**
- 10. Projeto de Sistemas Digitais**
- 11. Testes de Circuitos Lógicos**

Bibliografia

- 1. S. Brown & Z. Vranesic. *Fundamentals of Digital Logic with VHDL Design* – Ed. McGraw-Hill - www.mhhe.com . LIVRO TEXTO.**
- 2. Manual Altera – www.altera.com .**

Arquivos disponíveis → link ftp na página do ceatec -> pub/professores/ceatec/pannain/... e www.ic.unicamp.br/~pannain/mc602

Avaliação

SE MP >= 5,0 e MT >= 5,0 → MF = (0,70 * MP + 0,30 * MT), se MF >= 5,0 → APROVADO

SE MF < 5,0 → MFF = 0,5*MF + 0,5*EX

SE MP < 5,0 e MT < 5,0 → MF = min(MP,MT)

Onde:

MP = (0,4 P1 + 0,6 P2):

MT = Média do Laboratório

Datas das prova e exames

P1 → 02/10

P2 → 02/12

EXAME → 11/12